

# CMOS 3.1 ~ 10.6 GHz UWB 低雜訊放大器設計

楊炳章<sup>1</sup>，王仕杰<sup>2</sup>

逢甲大學電子工程學系/副教授<sup>1</sup>，逢甲大學電子工程學系/研究生<sup>2</sup>

pcyang@fcu.edu.tw<sup>1</sup>，carter818012@gmail.com<sup>2</sup>

## 摘要

本篇論文研究方向為超寬頻 (Ultra-wideband, UWB) 之低雜訊放大器 (Low-noise amplifier, LNA)，低雜訊放大器須著重在雜訊指數 (Noise Figure) 上，並必須符合規範的增益、輸入反射損耗、輸出反射損耗、穩定度等，在電路架構上因共閘極組態 (Common gate, CG) 比共源極組態 (Common source, CS) 在功率消耗、輸入阻抗、隔絕性以及頻率響應方面表現極為優異。共閘極組態可避免寄生電容受到米勒效應產生變動，也能減少被動元件阻抗隨頻率變化影響輸入阻抗匹配，故本篇論文電路採用 Common Gate And Cascode 為電路基礎設計。使用 Agilent Advanced Design System (A.D.S) 模擬工作在頻率 3.1~10.6 GHz 下所得成果為增益達到 19.6~19.7 dB 並擁有良好平坦度，雜訊指數 (NF) 介於 3~5.2 dB，輸入反射損耗小於 -10 dB，隔離度 < -59 dB。在製程方面採用 TSMC 0.18 $\mu$ m 1P6M CMOS 製程來完成電路。

**關鍵詞：**超寬頻 (Ultra-wideband, UWB)、低雜訊放大器 (Low-noise amplifier, LNA)、共閘極組態 (Common Gate, CG)、共源極組態 (Common Source, CS)、串疊式架構 (Cascode)

## Abstract

This thesis research directions for ultra-wideband (Ultra-wideband, UWB) low noise amplifier (Low-noise amplifier, LNA), a low noise amplifier noise figure must be focused on (Noise Figure) on, and must comply with specifications the gain, input return loss, output return loss, stable angles, etc., in the circuit architecture of the gate due to the configuration (Common gate, CG) than the common-source configuration (Common source, CS) in power consumption, input impedance, isolating aspects of performance, and frequency response is extremely excellent. Total gate configuration can avoid parasitic capacitance changes produced by the Miller effect, but also can reduce the impedance versus frequency passive components affect input impedance matching, so this paper uses Common Gate And Cascode circuit to circuit-based design. Using the Agilent Advanced Design System (ADS) simulation results achieved in frequency 3.1 ~ 10.6 GHz to reach 19.6 ~ 19.7 dB gain and has good flatness, noise figure (NF) is between 3 ~ 5.2 dB, input Return loss is less than -10 dB, isolation degree < -59 dB. Using TSMC 0.18 $\mu$ m 1P6M CMOS process in terms of the process to complete the circuit.

**Keywords :** Ultra-wideband、Low-noise amplifier、Common Gate、Common Source

## 、Cascode

### 1. 緒論

#### 1.1 研究起始

隨著無線通訊技術的進步，及其與網際網路的密切結合，無線通訊市場的蓬勃發展，廣泛運用在各個層面，如軍事、商業、政府機構以及民間個人等等，科技產業發展重心也逐漸從數位 (Digital)、邏輯 (Logic) 等相關領域，轉入通訊及網路時代。在進入高速網路世代後，使用者的需求也已由單純語音通訊開始慢慢轉換為影像通訊、多媒體應用等等，為此無線通訊須不斷革新，通訊技術以由 AMPS、GSM、GPRS、CDMA 以及即將上路的 TDD-LTE 等進行發展，因此在未來通訊產品勢必會擺脫有線的束縛，使得資料傳輸朝向全面無線化發展。

超寬頻接收器架構如圖 1 [1]，從圖可知 LNA 為於系統的第一級，其功能必須降低雜訊指數與提高功率增益，才能將天線端所接收的微弱訊息有效放大，有效抑制雜訊，才能使雜訊不被放大而影響系統。IEEE 802.15.3a 開放 3.1~10.6 GHz 的工作頻段，傳輸範圍約 10 公尺，其發射功率限制在 -41.25 dBm/MHz，以避免干擾其他現存的通訊系統。MB-OFDM 將 UWB 所用的頻帶分為 5 個群組共 14 個頻帶如圖 2[2]。

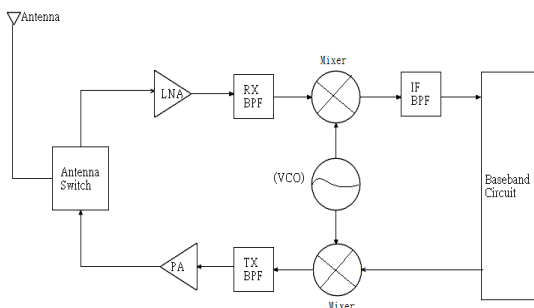


圖 1.超寬頻接收器的架構圖

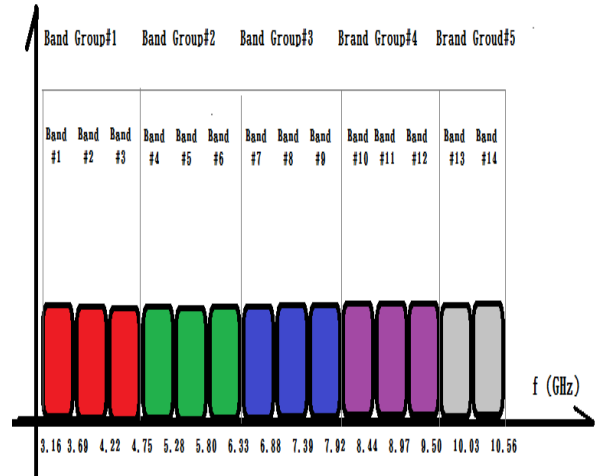


圖 2. MB-OFDM 頻段

#### 1.2 S 參數

雙埠網路廣泛運用於分析低頻，用以分析網路特性的為阻抗矩陣，也稱之為 Z、Y、H 參數，然在高頻電路上不易有精準的開路及短路，故在高頻不易取得 H、Y、Z 參數時且電路短路時又有震盪顧慮時，可藉由輸出埠加以完整匹配，除去測量時所產生之反射現象又可輕易把訊號 Terminate，是為 S 參數。圖 3 為雙埠網路，圖中輸入一電壓訊號  $a_1$ ，輸入埠匹配不完全，將產生反射訊號  $b_1$ ；進入電路網路之訊號，經過電路放大或衰減後輸出訊號  $b_2$  至負載，如輸入埠與負載之間未能匹配，亦將產生反射訊號  $a_2$ 。以匹配之觀念可得 S 參數，用以描述電路網路反射現象及增益，各參數定義如下：

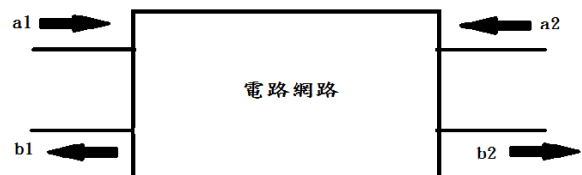


圖 3. 雙埠網路

$$\begin{bmatrix} b_1 \\ b_2 \end{bmatrix} = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} \begin{bmatrix} a_1 \\ a_2 \end{bmatrix} \quad \text{可得}$$

$$b_1 = S_{11}a_1 + S_{12}a_2$$

$$b_2 = S_{21}a_1 + S_{22}a_2$$

$$S_{11} = \left. \frac{b_1}{a_1} \right|_{a_2=0} = \text{輸入反射係數}$$

$$S_{12} = \left. \frac{b_2}{a_2} \right|_{a_1=0} = \text{反向穿透係數}$$

$$S_{21} = \left. \frac{b_2}{a_1} \right|_{a_2=0} = \text{順向穿透係數}$$

$$S_{22} = \left. \frac{b_2}{a_2} \right|_{a_1=0} = \text{輸出反射係數}$$

## 2. 超寬頻低雜訊放大器電路設計

### 2.1 電路架構

LNA 電路如圖 4 分為三個部份，第一份輸入端採用 Common Gate 組態，主因為 Common Gate 輸入阻抗為  $1/g_m$ ，設計電路時挑選適當輸入級寬度， $S_{11}$  均能在 Standard 規範中、擁有優異隔離性、頻率響應較寬以及消耗功率遠比 Common source 低，最主要原因能夠使用少量被動元件搭配主動元件 CMOS 完成阻抗匹配，減少晶片面積。共閘極組態(C.G)與共源極組態(CS)比較如表 1 [3] 所示。對 LNA 來說第一級的雜訊將影響整體電路最大 [4]-[6]， $C_1$  與  $L_{s1}$  為第一級匹配電路，以達到低雜訊要求。第二部分採用 Cascode 結構 [7]-[8]  $M_2 M_3$ ，可提高電路的增益，而  $L_{d3}$  則具使增益平坦化功用 [9]，第三部分輸出級採用源極隨耦器  $M_4$ ，目的可

避免訊號衰減。

### 2.2 模擬結果

$S_{11}$  (輸入反射損耗)如圖 5 所示  $< -10$  dB，使功率在輸出輸入端低損耗， $S_{12}$  (隔離度) 如圖 6 所示  $< -59$ dB， $S_{21}$ (增益) 如圖 7 所示 19.6~19.7dB，趨近於平坦，由圖 8 得知如不外接電感  $L_{d3}$ ，其增益將失去應有平坦度，並且隨著頻率的增高而減少， $S_{22}$  (輸出端反射係數) 如圖 9 所示  $< -10.9$ dB，NF 如圖 10 所示  $< 5.2$  dB，穩定度如圖 11 所示  $> 1$ ，表 2 所呈現的為與 UWB Standard 之比較表，最後表 3 所呈現的為相同工作頻段之參考文獻與本論文的比較表。

表 1. C.G 與 C.S 組態比較

	C.G	C.S
NF	普通	優異
有效之 $G_M$	普通	優異
寄生效應	優異	普通
輸入阻抗匹配	優異	普通
消耗功率	優異	普通
隔離度	優異	普通
線性度	優異	普通

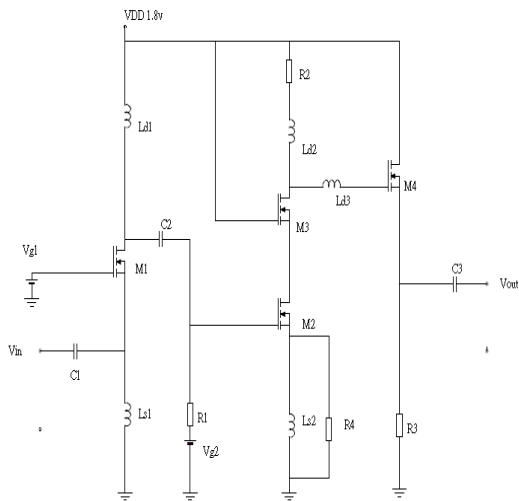


圖 4. LNA 電路圖

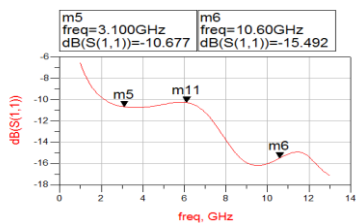


圖 5. S<sub>11</sub> (輸入反射損耗)

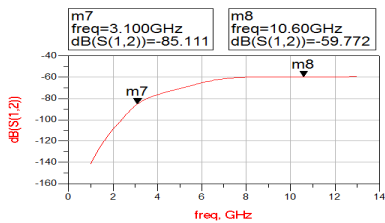


圖 6. S<sub>12</sub> (隔離度)

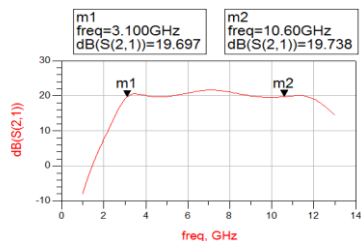


圖 7. S<sub>21</sub> (增益) 有加 Ld3 使增益平坦化

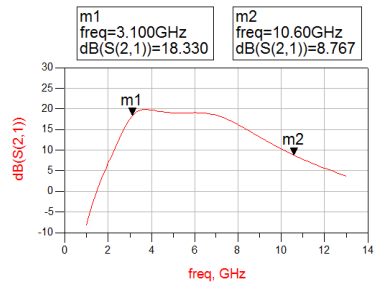


圖 8. S<sub>21</sub> (增益) 沒有加 Ld3

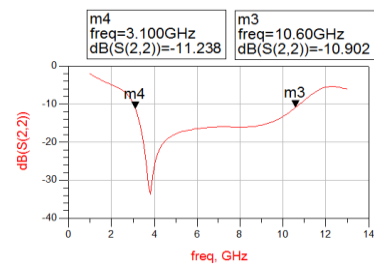


圖 9. S<sub>22</sub> (輸出反射損耗)

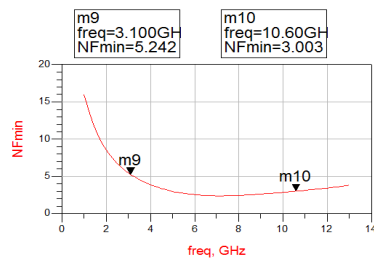


圖 10. Noise figure

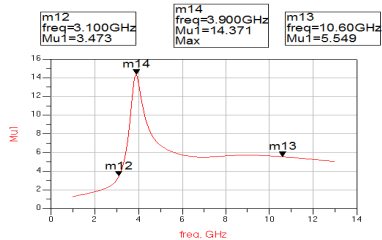


圖 11. 穩定度>1

表 2. 與 UWB Standard 比較表

Parameters	This Work	UWB Standard
Frequency range	3.1-10.6 GHz	
S <sub>11</sub> (dB)	-10~-15dB	<-10 dB
S <sub>12</sub> (dB)	<-48dB	<-20 dB
S <sub>21</sub> (dB)	19.6~19.7dB	>10 dB
S <sub>22</sub> (dB)	<-10	<-10 dB
NF <sub>min</sub> (dB)	<5.2dB	<6 dB
Stability	>1	>1

表 3. 模擬特性比較表

Parameters	This Work	[10]	[11]
Frequency	3.1-10.6 GHz		
S <sub>11</sub> (dB)	< -10 db	< -9 dB	< -8 dB
S <sub>12</sub> (dB)	< -48 dB	< -40 dB	< -70 dB
S <sub>21</sub> (dB)	19.6~19.7 dB	12 dB	15.9~17.5 dB
S <sub>22</sub> (dB)	< -10 dB	< -15 dB	< -8 dB
NF <sub>min</sub> (dB)	3.0~5.2dB	3.8 dB	3.1~5.7 dB
Stability	>1	>1	>1

### 3. 結論

此 UWB LNA 電路在 TSMC 0.18 um COMS 製程下與使用 A.D.S 模擬軟體模擬來完成，操作頻率於 3.1~10.6 GHz，增益部分 19.6~19.7 dB，此電路可利用於近端短距離無線通訊系統，本論文往後的目標將著重維持目前增益並加強抑制雜訊方面，在往後實驗將會

嘗試接上一電流鏡電路於第三級的部分，電流鏡跟電流源有相同特性為內阻趨近無窮大的電路，這樣一來應可降低電路受到雜訊的影響，再將消耗功率下降，才能符合現今科技社會的需求。

### 參考文獻

- [1] Andrea Bevilacqua, Student Member, IEE E, and Ali M. Niknejad, Member, IEEE “An UltrawidebandCMOS Low-Noise Amplifier for 3.1–10.6-GHz Wireless Receivers” IEEE JOURNAL OF SOLID-STATE CIRCUITS, VOL. 39, NO. 12, DECEMBER 2004.
- [2] Yang Lu, Kiat Seng Yeo, Alper Cabuk, JianguoMa,Senior Member, IEEE, Manh Anh Do, Senior Member, IEEE, and Zhengao Lu, “A Novel CMOS Low-Noise Amplifier Designfor3.1-to10.6-GHzUltra-Wide-Band WirelessReceivers,” IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS, VOL. 53, NO. 8,AUGUST 2006.
- [3] 張拓群 應用實驗設計法於 3.1 GHz 至 10.6GHz 共閘極低雜訊放大器之設計，逢甲大學電子工程學系，2010
- [4] Rola A. Baki, Member, IEEE, Tommy K. K. Tsang, Student Member, IEEE, and Mourad N. El-Gamal, Member, IEEE “Distortion in RF CMOS Short-Channel Low- Amplifiers Noise” IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES, VOL. 54, NO. 1, JANUARY 2006.
- [5] Sungkyung Park and Wonchan Kim“DESIGN OF A 1.8GHz LOW-NOISE AMPLIFIER FOR RF FRONT-END IN A 0.8µm CMOS TECHNOLOGY”IEEE Transactions on Consumer Electronics, Vol. 47, No. 1, FEBRUARY 2001.
- [6] Ryuichi Fujimoto, Member, IEEE, Kenji Kojima, and Shoji Otaka” A 7-GHz 1.8-dB NF CMOS Low-Noise Amplifier” IEEE JOURNAL OF SOLID-STATE CIRCUITS, VOL. 37, NO. 7, JULY 2002.

- [7] Sivakumar Ganesan, Edgar Sánchez-Sinencio, and Jose Silva-Martinez "A Highly Linear Low-Noise Amplifier" IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES, VOL. 54, NO. 12, DECEMBER 2006
- [8] Ke-Hou Chen, Jian-Hao Lu, Bo-Jiun Chen, and Shen-Iuan Liu "An Ultra-Wide-Band 0.4–10-GHz LNA in 0.18- $\mu$ m CMOS" IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS—II: EXPRESS BRIEFS, VOL. 54, NO. 3, MARCH 2007
- [9] Yi-Jing Lin, Shawn S. H. Hsu, Member, IEEE, Jun-De Jin, and C. Y. Chan "A 3.1 – 10.6 GHz Ultra-Wideband CMOS Low Noise Amplifier With Current-Reuse d Technique" IEEE MICROWAVE AND WIRELESS COMPONENTS LETTERS, VOL. 17, NO. 3, MARCH 2007.
- [10] Haolu Xie<sup>1</sup>, Xin Wang<sup>1</sup>, Albert Wang<sup>1</sup>, Zhihua Wang<sup>2</sup>, Chun Zhang<sup>2</sup> and Bin Zhao<sup>3</sup>, "A Fully-Integrated Low-Power 3.1-10.6GHz UWB LNA in 0.18 $\mu$ m CMOS", Radio and Wireless Symposium 2007 IEEE.
- [11] Yang Lu, Kiat Seng Yeo, Alper Cabuk, Jianguo Ma, "A Novel CMOS Low-Noise Amplifier Design for 3.1-to 10.6-GHz Ultra-Wide-Band Wireless Receivers" Circuits and Systems I: Regular Papers, IEEE Transactions on AUG 2006 IEEE