

提升印刷電路板飛針探測正確性之有效方法

蔡志成

中國文化大學電機系

學生

abcd556658@gmail.com

葉時均

元智大學電機系

學生

jin840712@gmail.com

黃志明

中國文化大學電機系

教授(通訊作者)

yalo.huang@gmail.com

摘要

印刷電路板 (Printed circuit board, PCB), 可說是跨足任何領域的重要元件, 檢測技術大部分使用飛針測試 (Flying-Probe) 檢查短路、開路, 飛針設定、編程和測試簡單且快速、靈活性大增、測試極為方便。但也有其缺點, 因測試為物理接觸通路孔 (test pad via) 和測試焊點 (Contact pads) 上的焊錫 (Fusible alloy), 可能在焊錫上留下小凹洞, 在沒有測試焊點的地方飛針會接觸到元件引腳 (Component lead), 可能會擦過造成鬆脫或焊接不良的元件引腳, 且限制電路板的尺寸。飛針定位精度達到 5-15 微米的範圍 [3], 偶爾也有些誤差導致誤判以至於 PCB 板變為不良品。

本研究探討如何使飛針精度達到更高為目的, 目前 PCB 板形狀以四角形為大多數此方法以 PCB 板上的銅面規劃需要測定區域分一區一區逐一測量, 以最外點的焊點連線成一個多邊形, 範圍變小增加精準度。

關鍵詞: 印刷電路板 PCB、飛針定位精度

Abstract

Printed circuit board (PCB) is important for most intelligent electrical devices. To guarantee the quality of PCB, testing by flying probe is always used to check the correctness of the manufactured PCB. However, while the dimension of circuit gets more exquisite and precise, the effect of vibration for flying probe would result in the unexpected circuit checking. Due to the sensitiveness factor for flying probe, it is important to enlarge each test area on PCB as possible such that the correctness checking of PCB would be satisfied. In this paper, we propose a heuristic and efficient algorithm to enlarge each test area for flying probe in order to minimize the effect of vibration for flying probe to enhance the quality control of PCB manufacturing.

Keywords: PCB、Flying-Probe precision

1. 前言

PCB, 是電子元件的支撐體, 是電子元件線路連接的提供者。結合電機、電子、化工材料等眾多領域之基礎產品, 用途涵蓋範圍相當廣泛, 如: 一般消費型電子產品、通訊、醫療、航太科技都有使用印刷電路板作為運作溝通的橋梁 [4], 所以許多廠商也研發出各種不同的印製方法, 如: IBM 開發「表面增層線路」 (Surface Laminar Circuit, SLC) 的增層印刷電路板。1995 年, 松下電器開發 ALIVH 的增層印刷電路板。1996 年, 東芝開發 B²it 的增層印刷電路板。[1] 但不管任何印刷電路板都會面臨至需要檢測生產開發的印刷電路板 layout 之電路線路是否有互相短路或是斷路的問題, 如果是簡單的電路板 (圖 1) 以人力測定是可行的, 但是如果醫療或航太科技所用的印刷電路板不可能只有幾條線基本都有著上千上萬條線 (圖 2&3), 以人力根本做不到所以檢測工作就會交由電腦來做但是如何可以做出檢測速度快、良率又高甚至是電路板有樓空的洞或是多邊形都不影響測試的進行。

現今測試的方式以飛針測試 (Flying-Probe) 為主飛針測試的原理很簡單, 僅僅需要兩根探針作 x、y、z 軸的移動來逐一測試各線路的兩個端點, 而斷路測試原理, 就是通過兩根探針同時接觸網絡的端點進行通電, 所獲得的電阻與設定的斷路電阻相比較, 而判定斷路與否。

短路測試原理, 測試方法則有: 充/放電時間法 (Charge/discharge rise time)、電感測量法 (Field measurement)、電容測量法 (Capacitance measurement)、相位差 (Phase difference) 和相鄰網法 (Adjacency)、自我調整測試法 (Adaptive measuring) 等。

其特點為不須製作治具, 由於不需要製作治具, 也就省去存放治具的空間和管理, 只需管理測試資料, 但測試效率不高, 是因採用串列的測試方法, 所以測試速度慢。故測試效率低而且飛針移動所花時間是飛針測試的最大缺

點，只適用於中小批量板的測試。[5]，綜合以上所述此方法測試效率不好，根據前人的想法為求中心，以中心與各頂點形成矩形，取位於多邊形內的最大矩形。再用此長方向上下增高、向左右增寬，找出最大矩形[2](圖 4)其時間複雜度 $O(\log N)$ 本研究預縮短複雜度達到 $O(2^n)$ 。以下說明本文的想法。

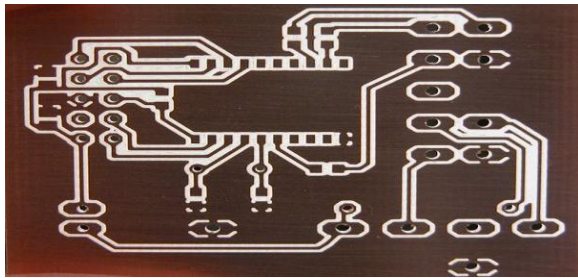


圖 1 簡單的電路板[6]

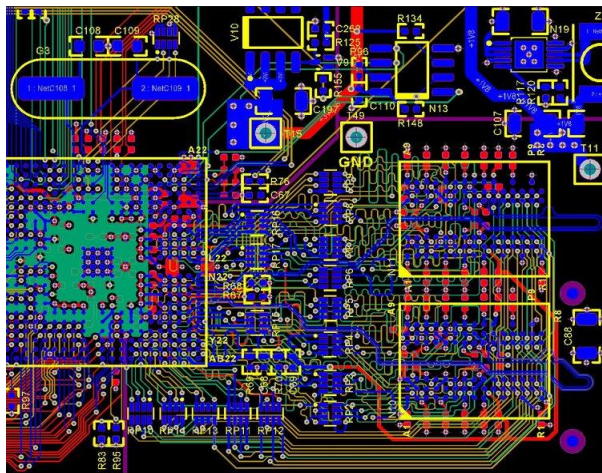


圖 2 複雜的電路板[7]

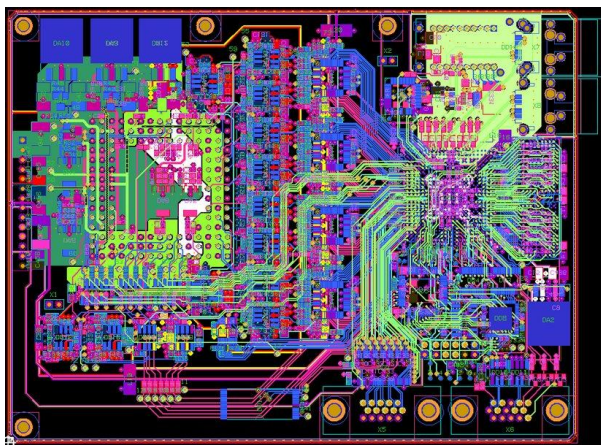


圖 3 複雜的電路板 2[8]

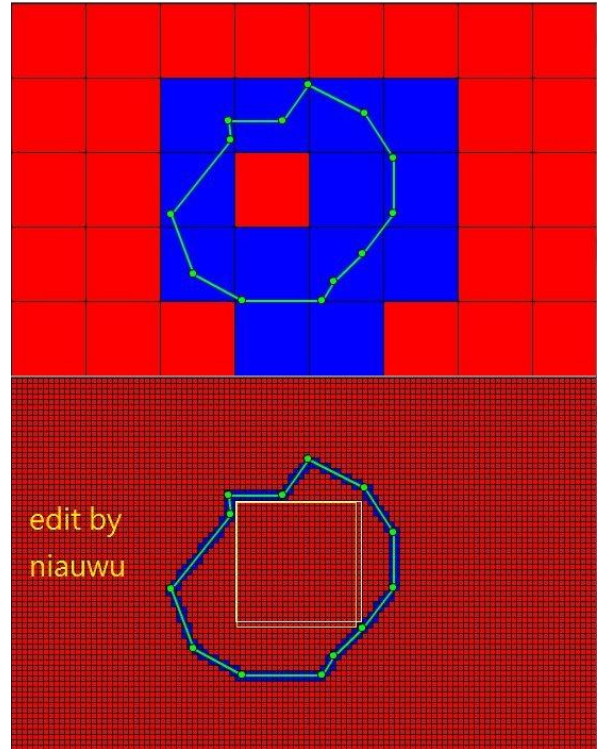


圖 4 多邊形內最大矩形解法

2. 繪製圖形

目前 PCB 板形狀以四角形為大多數，此方法須使用 PCB 板上的銅面區分需要測定之區域，分成一區一區逐一測量，以最外點的焊點連線成一個多邊形這樣有可能產生凹多邊形(圖 5)或是凸多邊形(圖 6)，產生出的多邊形，我們以 x 軸當基準點把 y 軸的兩個最遠的焊點由左至右做連線，如此把範圍變小增加精度。

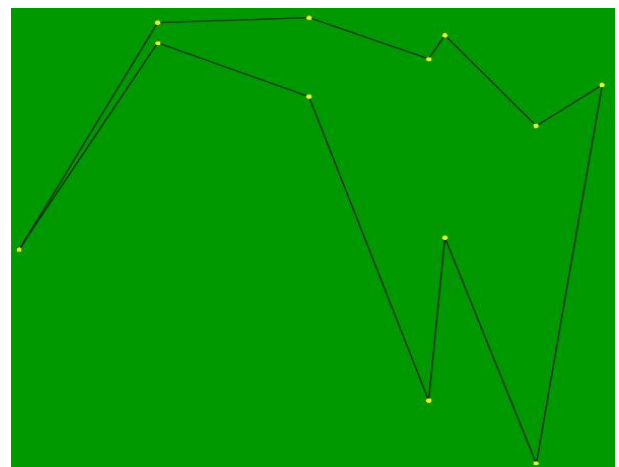


圖 5 凹多邊形

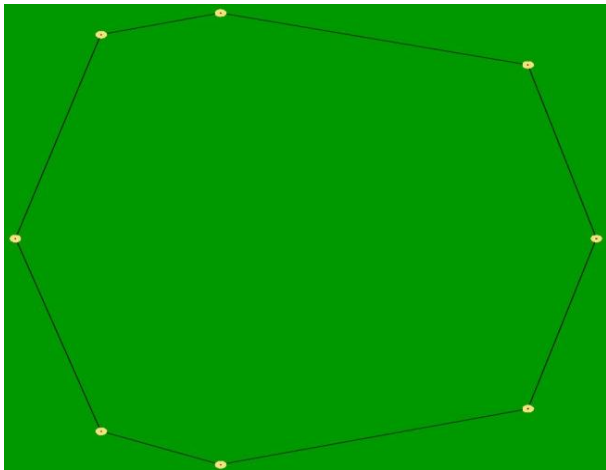


圖 6 凸多邊形

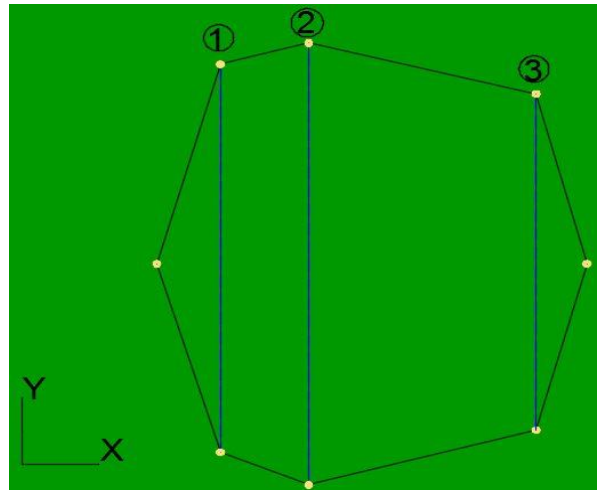


圖 8 凸多邊形拉線並編號

2.1 多邊形解法與結果

首先我們運用已連線的凸多邊形或凹多邊形，以 x 軸當基點由左至右尋找每一個不同 x 軸中的 y1、y2 將其連接拉出數條直線並編號(圖 7&圖 8)，連線完成後我們會找到一條跟左右相比區域最大(local max)的直線以圖 5 來說就是 3 號和 5 號線，以這兩條線當基準點，使用基準點先往左邊再往右邊用一左一右的方式找到我們的上邊最大可以延伸至哪一號點，但也不是無限制延伸這個最大範圍的四邊形必須符合我們所設定的長寬比例，這我們設定比例為 1:2，以達到我們想得到的最大且又不超出我們連線的多邊形範圍(圖 9)。3 號線做完再做 5 號線(圖 10)。以圖 8 凸多邊形來說就只有一條 2 號線比左右兩邊都長，所以 2 號線當基準點找出圖形區域最大，使用與凹邊形相同的方法找出最佳解。(圖 11)

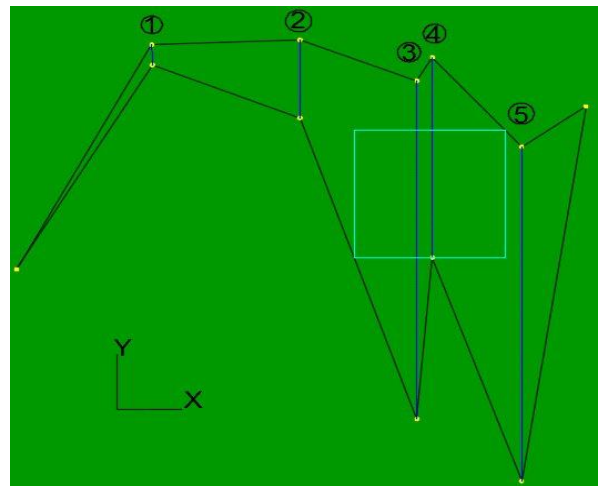


圖 9 凹多邊形 3 號為基準

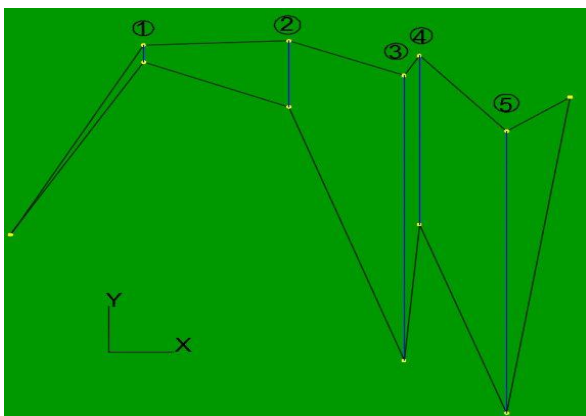


圖 7 凹多邊形拉線並編號

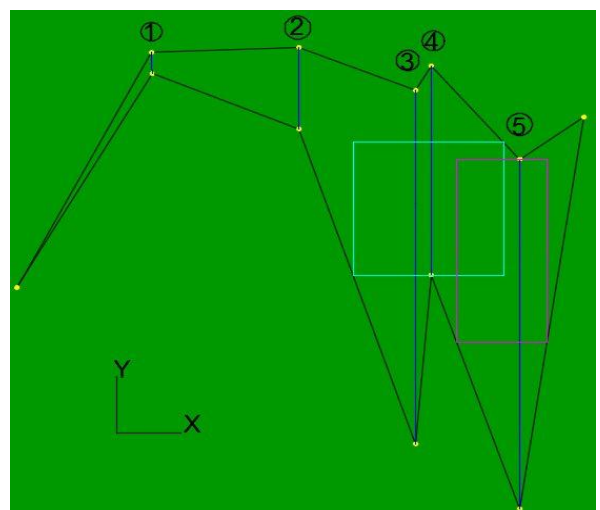


圖 10 凹多邊形結果

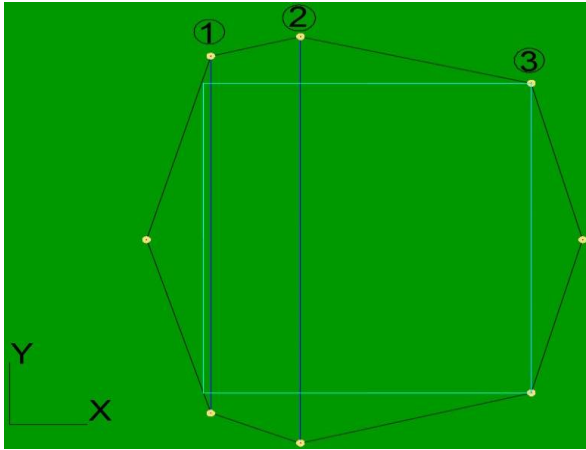


圖 11 凸多邊形結果

2.2 版面之空洞

PCB 板形各式各樣有機率空洞會存在，當我們在圍出多邊形的過程中，有可能剛好圍到空洞的部分，這樣會造成我們 2.1 節的論述發生錯誤，因為再圍出最大且符合範圍的四邊形之前必須先在每一個不同的 x 軸的 y1、y2 連接拉出一條直線，但如果多邊形中包含空洞在拉線的過程會變成無視這個空洞繼續拉線，以致於我們最後出來的結果，四邊形雖然是最大且符合範圍的解，但是範圍內包含空洞，這不是我們所要的答案。(圖 12&13)

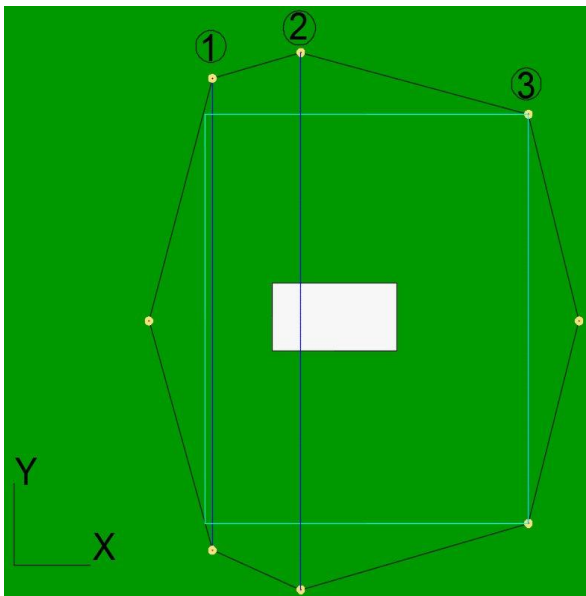


圖 12 四邊形範圍有空洞

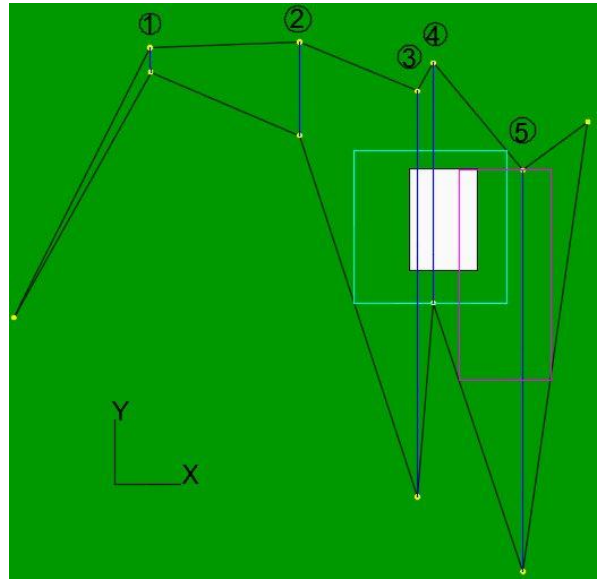


圖 13 四邊形範圍有空洞(凹多邊形)

2.2.1 空洞之解法

所以我們為了避免這樣的現象發生導致結果錯誤，我們使用切割(Slice)的方式直接把多邊形切開分為多塊小部分並標上英文字母有效避開空洞，當我們在連線時原本的方法以 x 軸當基準點由左至右尋找到每一個不同的 x 軸中的 y1、y2 連接拉出一條直線並編號找出最大且符合條件的四邊形。但是因為出現了空洞所以改變方式以端點(Extreme point)連線，只要是端點就連線起來空洞的端點也包含在內，連線如與空洞互為平行或相切照常連線，如此一來不管在 PCB 電路板上的空洞是任何一種形狀，如：圓形、三角形、四邊形、多邊形甚至是空洞不只一個都可以解決找出解。但本論文的解法是取區域最大的連線只要與左右兩邊的連線相比較長就會使用這條線當基準，根據路線的選擇可能行經圖形上半部或是下半部、上下穿插，解可能會有許多種，但最大的範圍四邊形必須符合我們所設定的長寬比例，在這我們設定比例與先前一樣為 1:2。

2.2.2 空洞結果

綜合以上所述也就是說結果取決於選擇的路線，以(圖 14)為例此圖有 A 及 B 兩個出發點和終點 P 與 Q，我們可以選擇從 A 出發到 C → D → F → H → I → J → K → N → O → P 或是一樣從 A 出發到 → D → F → H → I → J → K → N → O → Q 也

可選 $A \rightarrow C \rightarrow E \rightarrow G \rightarrow H \rightarrow I \rightarrow J \rightarrow K \rightarrow N \rightarrow O \rightarrow P$
 或 $A \rightarrow C \rightarrow E \rightarrow G \rightarrow H \rightarrow I \rightarrow J \rightarrow K \rightarrow N \rightarrow O \rightarrow Q$ 總計 16 種的選擇(圖 15), 選擇路徑後我們把未選擇的區塊消去把圖形的邊線補齊成為新的圖形, 然後開始尋找結果與 2.2.1 所論述的一樣, 以下就列出 8 種從 A 出發到 P 與 Q 所有路徑結果(圖 16~23), 另外八種就不在這贅述了。

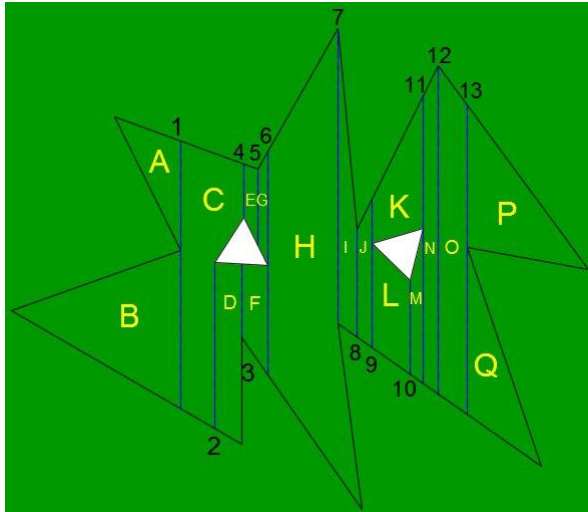


圖 14 多空洞

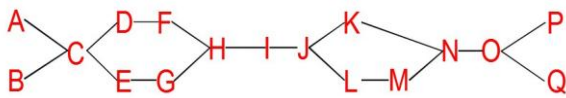


圖 15 路徑

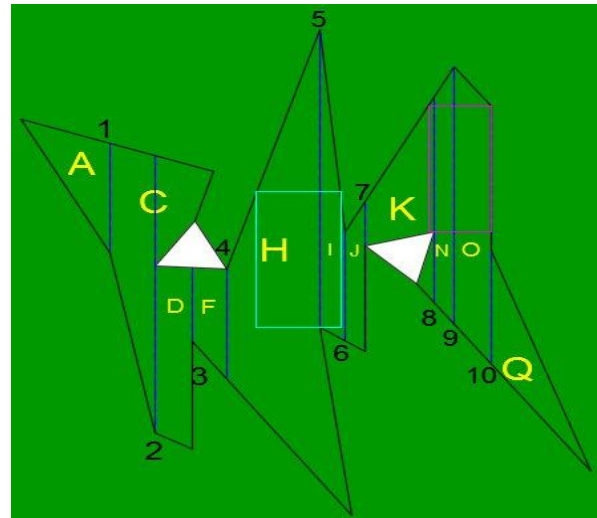


圖 17 ACDFHIJKNOQ

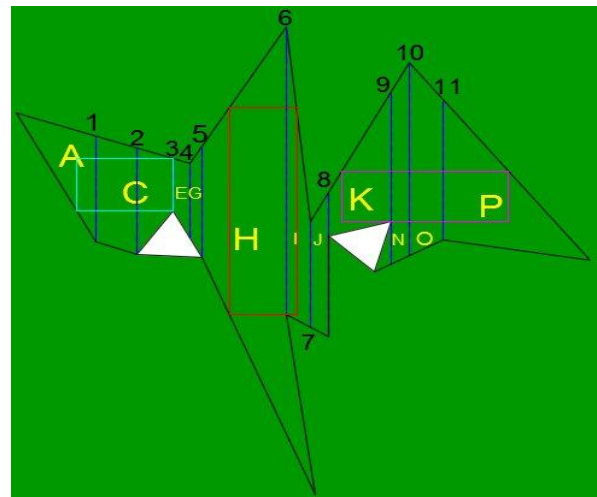


圖 18 ACEGHIJKNOP

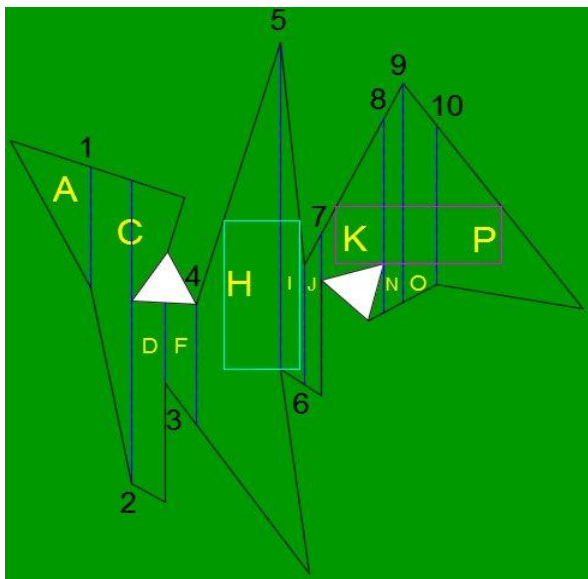


圖 16 ACDFHIJKNOP

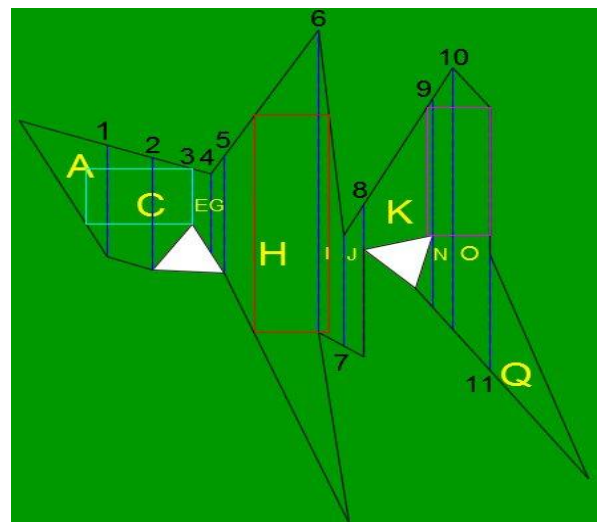


圖 19 ACEGHIJKNOQ

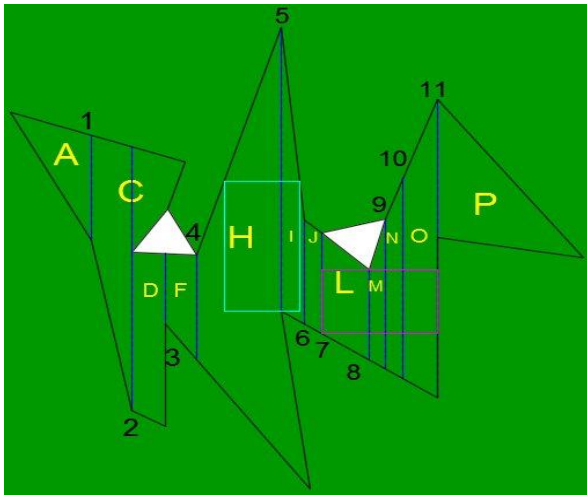


圖 20 ACDFHIJLMNOP

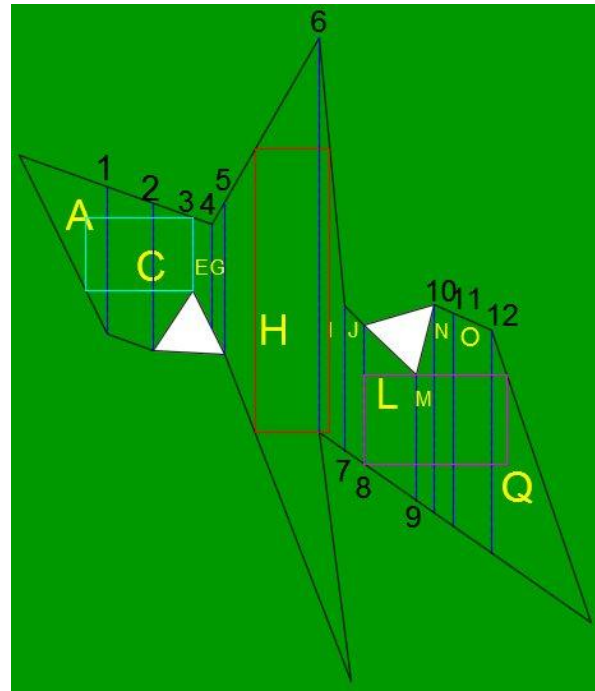


圖 23 ACEGHIJLMNOQ

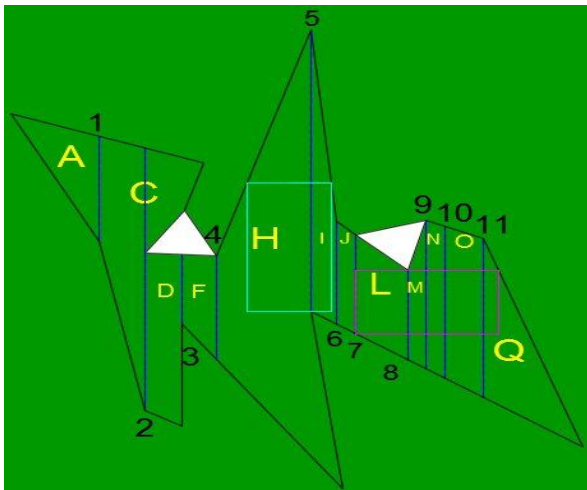


圖 21 ACDFHIJLMNOQ

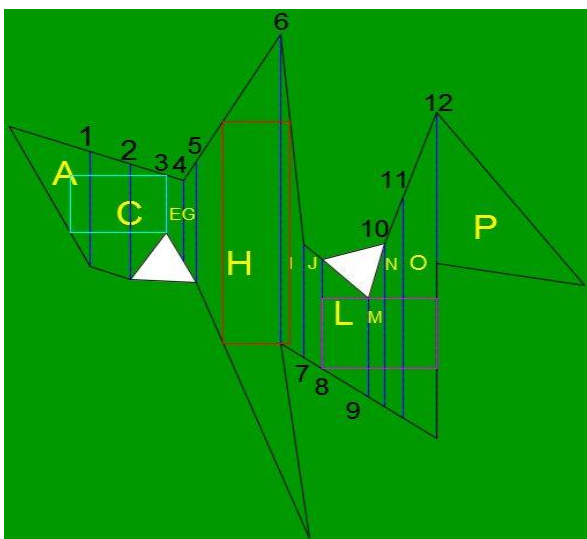


圖 22 ACEGHIJLMNOP

3. 結論

本論文中，我們提出將測定範圍縮小，來達到飛針探測正確性提高，比起前人的做法求取中點在上下增高左右增寬的時間複雜度 $O(\log N)$ ，本文提升至 $O(2^n)$ 處理速度更快，且延伸出可以使用在有空洞之 PCB 板上大大提高實用性。

參考文獻

- [1] 印刷電路板，維基百科 <http://ppt.cc/whVc1>
- [2] 多邊形內接最大矩形面積，遊戲開發者社區 <http://ppt.cc/gIwdS>
- [3] 飛針測試，台灣 Wiki <http://ppt.cc/aN4TJ>
- [4] 蘇聖義撰，全球運籌策略下之資訊建置模式研究以台灣印刷電路板產業為例，中山大學，2006
- [5] PCB 檢測方式-飛針測試-PCB 小教室，帝亮電子有限公司 <http://ppt.cc/vQ7Lq>
- [6] 圖一，<http://ppt.cc/9yyy5>
- [7] 圖二，<http://ppt.cc/UWvkO>
- [8] 圖三，<http://ppt.cc/QeD6K>